

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R) File 345:Inpadoc/Fam.& Legal Stat
(c) 2004 EPO. All rts. reserv.

10558287

Basic Patent (No,Kind,Date): JP 4147542 A2 19920521 <No. of Patents: 002>

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 4147542	A2	19920521	JP 90270345	A	19901011	(BASIC)
JP 3010305	B2	20000221	JP 90270345	A	19901011	

Priority Data (No,Kind,Date):

JP 90270345 A 19901011

PATENT FAMILY:

JAPAN (JP)

Patent (No,Kind,Date): JP 4147542 A2 19920521

ELECTRON EMITTING DEVICE AND MANUFACTURE THEREOF (English)

Patent Assignee: CANON KK

Author (Inventor): TAKEDA TOSHIHIKO; SAKANO YOSHIKAZU; MISHINA SHINYA;
KANEKO TETSUYA; NOMURA ICHIRO; ONO HARUTO

Priority (No,Kind,Date): JP 90270345 A 19901011

Applic (No,Kind,Date): JP 90270345 A 19901011

IPC: * H01J-029/46; H01J-001/30

CA Abstract No: ; 117(26)263053M

Derwent WPI Acc No: ; G 92-222839

JAPIO Reference No: ; 160423E000130

Language of Document: Japanese

Patent (No,Kind,Date): JP 3010305 B2 20000221

Patent Assignee: CANON KK

Author (Inventor): TAKEDA TOSHIHIKO; SAKANO YOSHIKAZU; MISHINA SHINYA;
KANEKO TETSUYA; NOMURA ICHIRO; ONO HARUTO

Priority (No,Kind,Date): JP 90270345 A 19901011

Applic (No,Kind,Date): JP 90270345 A 19901011

IPC: * H01J-009/02; H01J-001/316; H01J-009/14

Language of Document: Japanese

THIS PAGE BLANK (CSPT0)

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3010305号
(P3010305)

(45) 発行日 平成12年2月21日 (2000. 2. 21)

(24) 登録日 平成11年12月10日 (1999. 12. 10)

(51) Int.Cl.⁷

識別記号

F I

H 0 1 J 9/02
1/316
9/14

H 0 1 J 9/02 E
1/30 E
9/14 C

請求項の数1 (全 5 頁)

(21) 出願番号 特願平2-270345

(22) 出願日 平成2年10月11日 (1990. 10. 11)

(65) 公開番号 特開平4-147542

(43) 公開日 平成4年5月21日 (1992. 5. 21)

審査請求日 平成9年8月14日 (1997. 8. 14)

(73) 特許権者 999999999

キヤノン株式会社
東京都大田区下丸子3丁目30番2号

(72) 発明者 武田 俊彦

東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(72) 発明者 坂野 嘉和

東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(72) 発明者 三品 伸也

東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(74) 代理人 999999999

弁理士 豊田 善雄 (外1名)

審査官 波多江 進

最終頁に続く

(54) 【発明の名称】 電子放出装置の製造方法

1

(57) 【特許請求の範囲】

【請求項1】 基板上に表面伝導形電子放出素子用電極を形成した後、基板上全面に第1層目の絶縁層を設け、その後少なくとも後に電子放出部が形成される部分に位置する該第1層目の絶縁層をエッチング除去し、その後、表面伝導形電子放出素子の電子放出部を形成し、その上から少なくとも前記第1層目の絶縁層の一部及び電子放出部を該電子放出部と異種の材料から成る保護用薄膜で覆い、その後、基板上全面に第2層目の絶縁層を設け、該第2層目の絶縁層の上に電子通過孔を有したグリッド電極を形成し、その後、電子放出部上方に位置する該第2層目の絶縁層を、前記グリッド電極をマスクとしてエッチング除去して前記保護用薄膜を露出させ、その後、少なくとも電子放出部上に存在する前記保護用薄膜を、前記グリッド電極をマスクとしてエッチング除去するこ

2

とを特徴とする電子放出装置の製造方法。

【発明の詳細な説明】

【産業上の利用分野】

本発明は、表面伝導形放出素子を用いた電子放出装置の製造方法に関し、特に、種々の加工処理に耐え得る2層の絶縁層及び放出部保護膜を有する電子放出装置の製造方法に関する。

【従来の技術】

従来、簡単な構造で電子の放出が得られる素子として、例えば、エム アイ エリンソン (M.I.Elinson) 等によって発表された冷陰極素子が知られている [ラジオ エンジニアリング エレクトロン フィジックス (Radio Eng.Electron.Phys.) 第10巻、1290~1296頁、1965年]。

この種の表面伝導形電子放出素子としては、前記エリ

ンソン等により開発された SnO_2 (Sb) 薄膜を用いたもの、Al薄膜によるもの[ジー・ディトマー: "スインソリッド フィルムス" (G.Dittmer: "Thin Solid Films"), 9巻, 317頁, (1972年)], ITO薄膜によるもの[エムハートウェル アンド シー ジー フォンスタッド "アイ イー イー イー トランス" イー ディー コンフ (M.Hartwell and C.G.Fonstad: "IEEE Trans. ED Conf.") 519頁, (1975年)], カーボン薄膜によるもの[荒木久他: "真空", 第26巻, 第1号, 22頁, (1983年)]などが報告されている。

これらは、成膜技術やフォトリソグラフィ技術の進歩とあいまって、基板上に多数の素子を形成することが可能となりつつあり、マルチ電子源を用いた各種画像形成装置等への応用が期待されている。

[発明が解決しようとする課題]

しかしながら、表面伝導形電子放出素子は、小面積の薄膜に電流を流すことにより電子放出が生ずる現象を利用するもので、この放出現象は放出部表面の特性に大きく左右される。かかる素子を用いた電子放出装置を製造する場合に、放出部を形成する薄膜表面は種々のダメージを受け易い。特に、放出部に設けられた絶縁層の除去時には、その影響が大きくなり、電子放出特性の劣化や放出部の破壊等が生じるため、表面伝導形放出素子の応用に著しく妨げとなっていた。

すなわち、本発明の目的とするところは、表面伝導形電子放出素子を用いた電子放出装置において、電子放出部が上述のような悪影響を受けない電子放出装置の製造方法を提供することにある。

[課題を解決するための手段]

上記問題点を解決するために達成された本発明の特徴とするところは、基板上に少なくとも1個の表面伝導形電子放出素子を設け、その上方に該素子から放出された電子を誘導あるいは引き出すためのグリッド電極を設けて成る電子放出装置の製造方法において、

基板上に表面伝導形電子放出素子用電極を形成した後、基板上全面に第1層目の絶縁層を設け、その後少なくとも後に電子放出部が形成される部分に位置する該第1層目の絶縁層をエッチング除去し、その後、表面伝導形電子放出素子の電子放出部を形成し、その上から少なくとも前記第1層目の絶縁層の一部及び電子放出部を該電子放出部と異種の材料から成る保護用薄膜で覆い、その後、基板上全面に第2層目の絶縁層を設け、該第2層目の絶縁層の上に電子通過孔を有したグリッド電極を形成し、その後、電子放出部上方に位置する該第2層目の絶縁層を、前記グリッド電極をマスクとしてエッチング除去して前記保護用薄膜を露出させ、その後、少なくとも電子放出部上に存在する前記保護用薄膜を、前記グリッド電極をマスクとしてエッチング除去する電子放出装置の製造方法としている点にある。

尚、本発明で用いられる電子放出部保護用の薄膜材料

としては、金属、酸化物等種々のものが可能であり、保護用薄膜形成後の製造工程中でダメージを受けないものであればよい。

[作用]

本発明では、特に、第1層目の絶縁層及びその上に設けた保護用薄膜に特徴があるわけであるが、これらの作用について以下に述べる。

すなわち、前述したように、従来の構成のように、電子放出部の上面をも含めて直接絶縁層を設けて、その後、かかる電子放出部上部の絶縁層をエッチング除去したのでは、電子放出部が種々のダメージを受け易い。そこで、かかるダメージを抑えるために保護用薄膜を設けるわけであるが、保護用薄膜を電子放出部上面のみに設けることは製造技術上困難である。どうしても、素子電極あるいはその他の領域までもを含めて設けざるを得ない。

かかる状態で、後に保護用薄膜をエッチング除去しても、完全に除去することは難しく、かつ、材質が一般に導電性であることも加味して、ショート等の問題を引き起こしてしまう。

そこで、少なくとも電子放出部を除いた他の領域(表面)に本発明でいう第1層目の絶縁層を設け、その後設ける保護用薄膜が素子の電極等に接触する領域を制限し、後でかかる保護用薄膜をエッチング除去した際、残留した保護用薄膜を素子電極上ではなく、第1層目の絶縁層の上に残すことによって、素子電極等からの絶縁を確保するものである。

以上述べたように、

- ①保護用薄膜は、製造段階における電子放出部の受けるダメージを極力抑え、電子放出特性を良好なものとし、
- ②第1層目の絶縁層は、残留保護用薄膜を素子電極等から絶縁し、同様に良好な電子放出特性を与えてくれることになる。

[実施例]

以下、実施例により本発明を具体的に詳述する。

実施例1

第1図は、本発明の製造方法を用いて作製した電子放出装置の断面図である。同図において、1は絶縁性ガラス基板、2は SiO_2 薄膜、3は表面伝導形放出素子の電極、4は電子放出部を形成するパラジウム微粒子、5は第1層目の絶縁層、6は放出部保護用薄膜、7は第2層目の絶縁層、8は電子を引き出すためのグリッド電極である。

ここで、上記構成の製造工程について第2図に基づいて説明する。

①. 先ず、絶縁性ガラス基板1上に、 SiO_2 を真空蒸着によりほぼ5000Å形成(SiO_2 薄膜2)した後、ほぼ10μmの間隔を有する一対の電極3を通常のフォトリソグラフィ技術等を用いて形成する。

②. 次に、RFスパッタにより第1層目の絶縁層5を SiO_2

で形成した。かかる SiO_2 膜の膜厚は3000Åである。その後、この SiO_2 層の後に電子放出部が形成される部分近傍のみをリアクティブイオンエッチング(RIE)を用いてエッチング除去し、放出部電極を露出させた。

③. 次に、通常の真空蒸着とフォトリソグラフィ技術を用いて、クロム薄膜によるマスクを形成した後、電極間のみ有機パラジウム化合物を含む有機溶媒(奥野製薬工業製キャタベースト-ccp)を回転塗布し、さらに空気中で300°C、10分間の焼成を行い、パラジウムを微粒子化して電子放出部4を形成した。この後、パラジウムの

パターンニングに使用したクロムマスクを全てエッチング除去し、表面伝導形電子放出素子部を完成した。

④. 次に、電子を引き出すためのグリッド電極8及びこれを支える第2層目の絶縁層7を設けるにあたり、図示のように放出部全体を保護するための保護用薄膜6をアルミニウムを用いて形成した。かかるアルミニウムの膜厚はほぼ3000Åであり、通常の蒸着及びリソグラフィ技術を用いた。

⑤. 次に、上述工程で得られた基板上全面に、電子放出素子とグリッド電極8とを電気的に絶縁するための第2層目の絶縁層7を SiO_2 により形成した。かかる絶縁層7の膜厚はほぼ10μmで、RFスパッタを用いて形成した。

⑥. 次に、上述工程で得られた第2層目の絶縁層7上に、ニッケル(厚さ5000Å)を用いてグリッド電極8を形成し、さらに、グリッド電極8上に絶縁層7のエッチングに対する保護層(図示せず)を設け、エッチングにより電子放出部鉛直上にグリッド孔(約35μm×150μm)を開けた。

⑦. 次に、上述電子通過孔を有したグリッド電極8をマスクとして、電子放出部上に積層された SiO_2 膜7をRIE(Reactive Ion Etching)を用いてエッチング除去し、保護用薄膜6を露出させ、最後に、かかる保護用薄膜たるアルミニウム薄膜6を除去して電子放出装置を完成した。

こうして得られた電子放出装置を真空中器中に入れ、表面伝導形電子放出素子に14Vの電圧を印加し、グリッド電極8に0～+100Vの電圧を印加して放出される電流を測定したところ、グリッド電極(Vg)に比例した放出電流が得られた。

比較例1

一方、保護用アルミニウム薄膜5を設けない他は、全く上述実施例1と同様の工程で作製した場合においては、第2層目の絶縁層7をエッチングした際に、電子放

出部に設けたパラジウム微粒子4が SiO_2 薄膜2とともに剥離し、電子放出装置としての機能が得られなかった。

以上から、本発明による放出部保護用薄膜が有効に機能していることが確認された。

実施例2

次に、第2の実施例として本発明により得られた電子放出素子を用いて、電子線を用いた画像形成装置を作製した。その斜視図を第3図に示す。同図において、1はガラス基板、3は素子電極、4は電子放出部、8はグリッド電極、9は蛍光体基板、10は真空容器である。

ここで、電子放出素子、グリッド電極、絶縁層等の形成方法は実施例1と同様であり、100mm×75mm角のガラス基板上に、1ライン当たり7個の放出素子が並列接続されたものを64ライン形成した。

得られた基板1上に、ガラススペーサ(不図示)を介して蛍光体基板9を設け、真空容器10に入れ、内部を 1×10^{-4} Torr程度に真空排気したのち、素子駆動電圧15V、蛍光板印加電圧5kV、グリッド電圧0～50Vでパルス駆動したところ、グリッド電極8により変調が確認された。

【発明の効果】

以上説明したように、本発明の電子放出装置の製造方法によれば、

①. 電子放出部上に保護用薄膜を設けておくことで、他の工程における放出素子へのダメージを抑えることができ、極めて良好な放出特性を有する電子放出装置が得られる、

②. 保護用薄膜を設ける際、第1層目の絶縁層を設けてその被覆領域を制限することで、残留保護用薄膜を素子電極等から絶縁することができ、極めて良好な放出特性を有する電子放出装置が得られる、

【図面の簡単な説明】

第1図は、本発明の製造方法により得られた電子放出装置の部分断面図を示す。

第2図は、本発明の製造方法を示した工程図である。

第3図は、本発明を用いて作製した画像形成装置の斜視図である。

1……ガラス基板、2…… SiO_2 薄膜

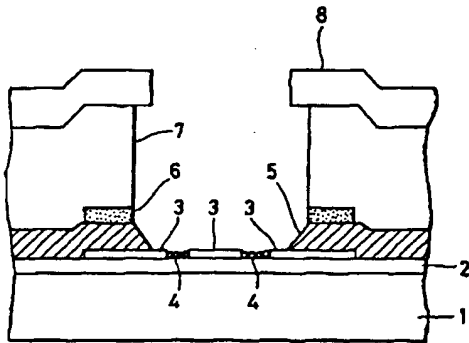
3……素子電極、4……電子放出部

5……第1層目の絶縁層、6……放出部保護用薄膜

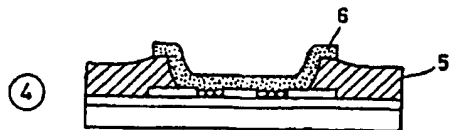
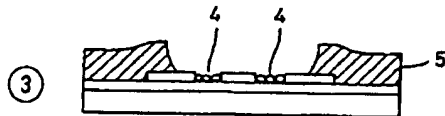
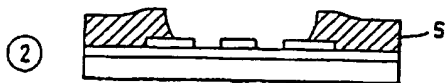
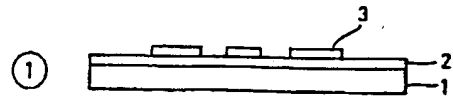
7……第2層目の絶縁層、8……グリッド電極

9……蛍光体基板、10……真空容器

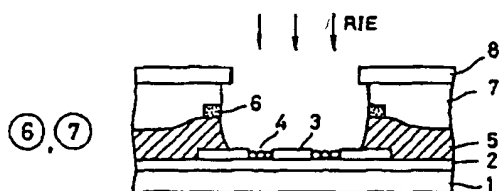
【第1図】



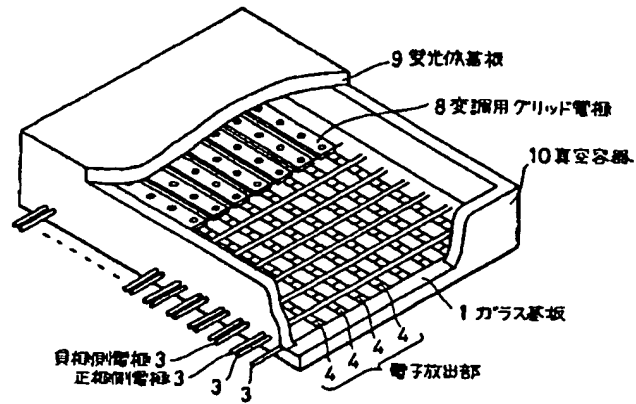
【第2図 (その1)】



【第2図 (その2)】



【第3図】



フロントページの続き

(72)発明者 金子 哲也
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内
(72)発明者 野村 一郎
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(72)発明者 小野 治人
東京都大田区下丸子3丁目30番2号 キ
ヤノン株式会社内

(56)参考文献 特開 昭63-13247 (J P, A)

(58)調査した分野(Int.Cl.⁷, D B名)

H01J 1/30, 9/02

H01J 29/04, 31/12

